文章编号: 2095-2163(2023)03-0123-06

中图分类号: TN432 文献标志码: A

一种高压、宽输入的 LDO 电路设计

简 铨^{1,2},肖清泉¹,阮 吴²,霍建龙²

(1贵州大学大数据与信息工程学院,贵阳 550025;2 上海聚迹科技有限公司,上海 200072)

摘 要:为了满足在高压且大范围的电压条件下都能稳定输出一个电压,且有快速恢复时间和较小的过冲电压。本文基于华 虹 0.18 μm BCD 工艺设计了一款在高压下拥有宽范围输入电压 8~40 V 且在-50 ℃~165 ℃都能稳定输出 5 V 的 LDO。并 在带隙基准电路进行改进,采用无放大器的方法产生 1.23 V 的基准电压,温度系数达到 10 ppm/℃。采取片外电容的方法和 Buffer 来分别提高电路的瞬态负载调整率和驱动电流,电路最大可驱动 100 mA 的负载。在负载为 100 mA 下,上冲电压和下 冲电压也都分别为 83 mV 和 79 mV,电压瞬态响应时间也在 6 μs 左右。 关键词:高压;宽范围; 10 ppm/℃; 0.18 μm 工艺

A high-voltage, wide-input LDO circuit design

JIAN Quan^{1,2}, XIAO Qingquan¹, RUAN Hao², HUO Jianlong²

(1 College of Big Data and Information Engineering, Guizhou University, Guiyang 550025, China;
2 Shanghai Juji Technology Co., Ltd., Shanghai 200072, China)

(Abstract) In order to meet the high voltage and a wide range of voltage conditions, stable output voltage could be output, which has a fast recovery time and a small overshoot voltage. Based on Huahong 0.18 μ m BCD process, a LDO with a wide range of input voltage of 8~45 V under high voltage and stable output of 5 V at -50 °C ~ 165 °C are designed in this paper. It is also improved in the bandgap reference circuit to generate a 1.23 V reference voltage without an amplifier, and the temperature coefficient reaches 10 ppm /°C. The off-chip capacitor method and Buffer are used to improve the transient load regulation rate and drive current of the circuit, respectively, and the circuit can drive up to 100 mA load. At a load of 100 mA, the upshoot voltage and downstroke voltage are also 83 mV and 79 mV, respectively, and the voltage transient response time is also about 6 μ s.

[Key words] high pressure; wide range; 10 ppm/°C; 0.18 μ m BCD process

0 引 言

电源管理芯片现已应用在各种领域场景中,诸如 通信、汽车、电子设备、家用机器人等等,且对电源芯 片的要求也都不低。研究中考虑到 LDO 具有成本 低、功耗低、噪声低等特点,目前在各领域应用中也受 到了广泛关注与认可。而在家用机器人系列的扫地 机器人研发中,则既要能扫地、也可拖地,所以就需要 电源电压具有更高精度和更低功耗,拥有大负载驱动 能力,这就使得扫地机器人要在不同范围的电源下都 能工作,实现产品的多功能。设计中采用双极电路来 提高误差放大器增益,并且减小了放大电路的级数, 进一步减小了面积。同时针对带隙基准电路进行了 改进,采用无放大器的结构来实现。基于华虹 0.18 µm工艺,设计了一个宽输入电压 8~40 V,高电 源抑制比,宽工作温度范围,且能驱动负载 100 mA 的 LDO 电路。

1 LDO 原理

这里,给出了 LDO 的基本结构如图 1 所示。一般具有基准源、误差放大器、功率管、电阻分压模块。 LDO 的设计原理是:初期随着输入电压的升高,误 差放大器进入工作状态,功率管输出电流在 *R*₁ 和 *R*₂ 之间产生一个分压与基准电压差分输入。当输入端

通讯作者:肖清泉 Email:qqxiaohn@126.com

收稿日期: 2022-04-24

基金项目:贵州省留学回国人员科技活动择优资助项目([2018]09);贵州省高层次创新型人才培养项目([2015]4015);贵州省研究生科研基金([2020]035);贵州大学智能制造产教融合创新平台及研究生联合培养基地建设项目(2020-520000-83-01-324061)。

作者简介:简 铨(1997-),男,硕士研究生,主要研究方向:模拟集成电路;肖清泉(1970-),男,博士,教授,博士生导师,主要研究方向:电子 功能材料与器件、计算机模拟。

电压变大时,流过电阻的电流增大, R₂的电压增大, 误差放大器的输入差变小,输出电压减小,功率管流 过的电流变小,从而使 V_{REG} 电压保持不变,输出一 个稳定的电压。一般来说,功率管的尺寸都比较大, 而且是要驱动大负载的,所以为了减小寄生电容的 影响,并使电路具有快速的响应,都会在功率管前加 一个 Buffer 来进行解决。输出电压的计算公式为:

$$V_{REG} = V_{REF} \frac{R_1 + R_2}{R_2}$$
(1)

根据式(1)可知,可以通过修改 R_1 和 R_2 的比值 来改变输出电压值。



1.1 带隙基准

通常情况下,带隙基准电路设计就是将正温度 系数电压与一个负温度系数电压相加来得到一个零 温度系数的基准电压。具体如图2所示。



图 2 传统带隙基准

Fig. 2 Traditional bandgap reference

因为二极管的 V_{BE} 具有负温度相关系数,根据 二极管的电流公式,可推得:

$$I_c = I_s \exp\left(\frac{V_{BE}}{V_T} - 1\right) \tag{2}$$

$$V_{BE} = V_T \ln \frac{I_C}{I_S} \tag{3}$$

$$I_s = b \ T^{4+m} \exp \frac{-Eg}{KT} \tag{4}$$

其中, I_s 表示反向饱和电流,并且存在 $I_s \propto \mu kT$ $n_i^2; \mu$ 表示少数载流子迁移率,且正比于 $\mu T^m; m \rightarrow$ 般为 - 3/2; n_i 表示 Si 的本征载流子浓度,存在 n_i^2 正比于 $T^3 \exp[(-Eg/(kT)]; Eg$ 为 Si 的带隙能 量^[1],大约 1.112 eV; b 为一个比例系数; $V_T =$ KT/q_o 所以 V_{BE} 为一个负温度系数的电压,存在一个 正温度的电压加上 V_{BE} ,就可以得到零温度系数、即与 温度无关的电压。

传统电路电源抑制比 (PSRR) 较差,由于结构 的不对称和工艺的因素会导致运放两端的电压不相 等,这就会形成失调电压。传统电路采用放大器实 现,对于在高压中文献[2]的带隙基准电源电路采 用了两级电路,分别在第一级产生了粗基准电压和 第二级的电压。但这无疑远远增大了芯片面积,在 实际工程中因成本太高、不宜采用。针对此问题,本 文设计了一个无放大器、不需额外偏置电路的带隙 基准电路来减小芯片面积。如图 3 所示。



Fig. 3 Reference circuit

相对于传统基准电路,本文设计的基准电压并 采用无放大器电路。具体是由 Q_1 、 Q_2 和 R_1 、 R_2 、 R_3 、 及缓冲电路(Buffer)组成来减小芯片的面积。其 中,流过电阻 R_3 的电流可以表示为:

$$I_{R3} = \frac{V_{BE2} - V_{BE1}}{R_3} \tag{5}$$

由式(2)可知:

$$V_{BE2} - V_{BE1} = V_T \ln \frac{I_{S2}}{I_{S1}}$$
(6)

只要通过改变 2 个晶体管的个数比(1:m), 就可以使得 2 个电压差与温度成正比。由此可以把 式(5)写成:

$$\Delta V_{BE} = V_T \ln m \tag{7}$$

所以电路的基准电压表达式为:

$$V_{REF} = V_{BE} + \frac{R_1}{R_3} V_T \ln m \tag{8}$$

1.2 电路设计与改进

研究可知,通过调整 R_1 和 R_3 的值可以改变 V_{REF} 值,电阻 R_2 可以起到电路匹配和电压微调的作 用, Q_4 和 Q_3 一起组成了电路的反馈。当 V_{REF} 增大 时,流过 R_1 的电流随之增大, R_1 两端电压也会相应 增大,由于 ΔV_{BE} 是不变的,所以会导致 Q_1 集电极的 电压升高。当 Q_1 的集电极电压升高的同时, Q_4 的集 电极电压会降低,也就是 Q 的基极电压也降低,会使 得流过 R_1 的电流下降、电压也随即就会下降,使得 V_{REF} 电压不变。具体电路如图 4 所示。

因为简并点的存在,电路会存在2种状态。一 种是正常工作状态,而另一种是各种设计用管正常 导通,但没电流流过。为了避免第二种情况发生,需 要启动电路使其正常工作。PMOS 管 M_1 作为启动 电路的开关,上电初期 M_1 导通, Q_{13} 集电极随着电 压升高而升高, M_5 的栅压也会随着 M_1 的导通而逐 渐上升, Q_9 、 Q_{10} 、 Q_{11} , Q_{12} 也相继导通。此时,会把 M_5 的栅端电压钳位在 4 V_{BE} + V_{CS} 上,并会给 Q_3 提 供偏置,使 Q_3 导通,电路工作。电阻 R_7 、 R_8 、 R_9 、 Q_{18} 为电路提供偏置,同时与 Q_{16} 、 Q_{17} 、 Q_{19} 和 R_6 组成一 个反馈,不仅能够提供稳定的偏置,还起到了对基准 的反馈作用。 Q_{16} 处于微导通,当基准电压变化时会 由组成的差分电路来实现电压的反馈作用,也就是电 路有 2 个反馈电路来保证电压的稳定。因为在高压, 研究时为了保护器件和电路的正常工作,在 M_4 和 M_5 栅端和源端会有一个反向二极管,当两端电压过高时 会把电压差钳位到 0.7 V。不至于把器件损坏。 Q_1 、 Q_2 、 R_1 、 R_2 、 R_3 为基准电路, Q_3 、 Q_4 、 Q_5 组成反馈电路。





Fig. 4 The bandgap reference circuit in this article

图 5 为本文的 LDO 电路,因为想在高压环境下 实现宽输入,会使用高压管,通过高压管来转化电 压,实现高压转低压。高压管往往面积比较大,所以 在基准电路中不选用放大器,也不采取额外的偏置 电路,而是采用自偏置电路来破解高压管带来的面 积大的问题。本文的 LDO,首先有 2 个启动电路。 第一个使带隙基准电路工作,并且第二个启动电路 会由带隙基准电路工作状态所决定,当基准电路正 常工作时,启动电路 2 也正常工作,2 个具有一致 性。也就是,图 5 中 Q₂₃ 控制着 LDO 启动,当带隙基 准电路工作时,Q5 正常工作会在集电极产生电压使 Q₂₃ 导通,导通后通过电阻 R₉ 和 R₁₀ 分压后使 M₉、 M₁₀ 导通。M₉ 导通后,将在 R₁₁ 上产生偏置电流 I₁, 并可由如下公式计算其值:

$$I_1 = \frac{V_{REF} - V_{BE}}{R_{11}}$$
(9)

 M_7 、 M_8 和 M_9 组成电流镜,复制 I_1 电流给放大器提供偏置。放大器采用双极差分电路,因为三极管相对于 MOS 有较高的 gm 和匹配性。为了提高增援可以选择有源负载来提高增益,并转化为单端输出^[2]。输出端接一个跟随器,因为跟随器具有高输入阻抗/低输出阻抗的特点,能够提高功率管的驱



Fig. 5 LDO circuit

动能力、及优化瞬态响应时间^[3]。瞬态响应在量化时会涉及过冲电压和响应时间这2个性能指标,可以分别用式(10)和(11)进行描述^[3-4]:

$$\Delta V_{OUT} = \frac{\Delta I_{load}}{C_{load}} t \tag{10}$$

$$t = \frac{1}{BW} + C_{load} \frac{\Delta I_{load}}{I_p}$$
(11)

其中, ΔV_{our} 为过冲电压, 表示当负载变化时, 基准的变化量; ΔI_{load} 表示负载变化量; t 表示响应 时间; BW 表示环路带宽; I_p 为功率管的驱动电流。 由此可以增大带宽、驱动电流和电容来降低响应时 间。但是电容一般会很大, 所以要适当选择电容。 这样一来, 电路的瞬态响应特性就会得到改善。

2 仿真

基准电压如图 6 所示。由图 6 可知,当电源电 压上升到 6.0 V 左右,基准电路开始工作并且稳定 在 1.23 V。随着电源电压的升高,输出电压也随之 升高,在 8 V 左右,LDO 开始工作,且输出电压不再 随电压波动而发生改变。说明整个电路已处于正常 工作状态。在 8~40 V 区间内 LDO 处于正常工作范 围,说明有较宽范围的输入电压。

温度系数如图 7 所示。由图 7 可看到,随着温度从-50 ℃~165 ℃的上升,基准电压基本保持在 1.23 V左右,最高为 1.236 V,最低达到1.233 V,有 10 ppm/℃的温度系数,同时,输出电压最高变化了 8.34 mV,最低 3.82 mV,随温度变化也不大,受温度 影响都较小。仿真表明电路具有良好的温度系数,

所以该电路在较低和较高温度下也能正常工作。



线性调整如图 8 所示。由图 8 可知,在负载分 别为轻载 0 mA 和重载 100 mA 情况下,电源电压从 9~45 V 的变化过程中,电压基本保持在5.03 V左 右;在输入电压有 26 V 的变化时,电压能保持稳定, 在重载情况下线性调整达到 54 uV/V,具有良好的 线性调整率。

负载调整如图9所示。由图9可知,在电源电

压为 30 V 时,负载从 0 mA 到 100 mA 变化情况下, 电压也只有 1.23 mV 变化,线性调整率已然达到了 12.50 uV/mA,符合设计标准。



Fig. 9 Load adjustment

瞬态线性调整如图 10 展示。由图 10 可知,在 电源电压有 3 us 瞬间变化,负载为 100 mA 时,仿真 得到上冲电压为 91.49 mV,下冲电压为 118.22 mV, 恢复时间都 5.0 us,具有较低的瞬态变化电压和快 速恢复时间。说明对于电压的瞬间变化,负载也能 快速响应和恢复,并且稳定下来,符合设计要求。



瞬态负载调整如图 11 所示。由图 11 可知,在 电源电压为 30 V 时,给负载一个方波信号,分析瞬 态响应,仿真得到在3 us 变化内,上冲电压、下冲电压分别到达83.17 mV和75.95 mV,恢复时间也只有6 us左右,符合设计要求。



Fig. 11 Transient load adjustment

分别在 0 mA 和 100 mA 负载下进行环路增益 仿真,如图 12 所示。从图 12(a)和(b)可以得到,电 路具有 94 dB 的电源抑制比;在低频时、轻载下,有 60 dB的增益,2 种负载下都有 82°的相位裕度。



Fig. 12 Power supply rejection ratio and loop gain

本文针对其它文献的研究仿真进行比较,结果 见表1。由表1可知,在输出为5V的情况下,本文 的输入电压宽、线性调整率和负载调整率均优于文 献[5]和文献[8],输出电流稍逊于两者,启动电压 稍高,符合设计要求。综合比较后可知,本电路负载 调整率和线性调整率都很高。在负载和电压快速变 化的情况下能快速恢复,输出正常电压。

表 1	与其他文献的 LDO 相比	

Tab. 1 Compared with LDOs from other literature

		(A.)	14.1.1.2.55		
参数	输入电压范围/V	输出电压/V	输出电流/mA	线性调整率/(mV・V ⁻¹)	负载调整率/(uV・mA ⁻¹)
本文	8~40	5.0	100	0.054 0	12.5
文 献[5]	5.5~30	5.0	200	0.650 0	46.0
文 献[6]	4.5~28	1.8	20	0.008 5	2.6
文献[7]	3.9~20	2.5	800	0.509 0	45.8
文献[8]	5.2~16	5.0	400	1.100 0	29.0

3 结束语

本文设计了基于华虹 0.18 um BCD 工艺,高压、 宽范围输入的 LDO 电路,在大负载下其线性调整率 和负载调整率分别达到 54 uV/V、12.5 μ V/mA,并 且在电源和负载瞬态变化时,负载都有 6 μ s 的快速 恢复时间。在对温度进行仿真时,也表明该芯片能 在-50 ℃~165 ℃的环境下正常工作,输入电压在 8~40 V,能驱动最大负载 100 mA,静态电流小于 200 uA,同时能稳定输出 5 V 电压。因此该芯片可 用于电机驱动芯片当中。

参考文献

- [1] 陈贵灿,邵志标,程军,等. CMOS 集成电路设计[M].西安:西 安交通大学出版社,2000.
- [2] 刘雷. 高压 LDO 的研究与设计[D]. 成都:电子科技大学, 2021.
- [3] 孙蕊. 一种宽输入范围低噪声 LDO 线性稳压器的研究与设计 [D]. 合肥:合肥工业大学,2020.
- [4] 谭传武,傅宗纯.改进型自偏置带隙基准源电路设计[J].电子 设计工程,2021,29(13):47-50.
- [5] 吴霞, 鲍言锋, 邓婉玲, 等. 基于 0.35 μmCMOS 工艺的高温高压 LDO 芯片设计[J]. 电子技术应用, 2021, 47(12): 120-125.
- [6] LI Sheng, XIN Xiaoning, REN Jian, et al. Design of capacitor-

(上接第 122 页)

- [14] POSTICA G, ROMANONI A, MATTEUCCI M. Robust moving objects detection in lidar data exploiting visual cues [C]//2016 IEEE/RSJ International Conference on Intelligent Robots and Systems (IROS). Daejeon, Korea; IEEE, 2016; 1093-1098.
- [15] KUO J, MUGLIKAR M, ZHANG Z, et al. Redesigning SLAM for arbitrary multi-camera systems [C]//2020 IEEE International

less LDO applied to low power supply with high – precision bandgap[J]. Journal of Physics: Conference Series, 2021, 1754 (1): 012034.

- [7] MANIKANDAN P, BINDU B. High-PSR capacitorless LDO with adaptive circuit for varying loads[J]. Journal of Circuits, Systems and Computers, 2020, 29(11):2050178:1-2050178:12.
- [8] SLAMTI A, MEHDAOUI Y, CHENOUNI D, et al. A dual frequency compensation technique to improve stability and transient response for a three stage low – drop – out linear regulator [J]. MMEP,2021,8(2):219–229.
- [9] 张艳飞,曹正州. 一种宽范围输入电压的驱动电路设计[J]. 电 子与封装,2020,20(12):34-39.
- [10] 戴靖遥,赵宏亮. 一种具有低线性调整率的带隙基准源电路设计[J]. 微处理机,2017,38(06):37-41.
- [11]马姗姗,唐威,刘伟. 300mA 快速瞬态响应的无电容型 LDO 设计[J]. 电子元件与材料,2021,40(11):1118-1122.
- [12] SAKOLSKI O, POONGODAN P K, VANSELOW F, et al. A feedforward compensated high-voltage linear regulator with fast response, high-current sinking capability [J]. IEEE Solid-State Circuits Letters, 2020, 3:114-117.
- [13] MURPHREE R C, SAJIB R, SHAMIM A, et al. A SiC CMOS linear voltage regulator for high – temperature applications [J].
 IEEE Transactions on Power Electronics, 2020, 35(1): 913 – 923.
- [14]李建平. 一种高温 CMOS 低压差线性稳压器设计[D]. 北京:北 京交通大学,2020.
- [15]吴美中. 宽输入高稳定性低压差线性稳压器的设计[D]. 西安: 西安电子科技大学,2020.

Conference on Robotics and Automation (ICRA). IEEE, 2020: 2116-2122.

 [16] RUSU R B, COUSINS S. 3d is here: Point cloud library (pcl)
[C] // 2011 IEEE International Conference on Robotics and Automation. Shanghai, China; IEEE, 2011; 1–4.