

文章编号: 2095-2163(2023)07-0098-07

中图分类号: TN433

文献标志码: A

双通道零漂移精密集成运算放大器设计

杨朝辉¹, 李文¹, 马奎^{1,2,3}, 杨发顺^{1,2,3}

(1 贵州大学 大数据与信息工程学院, 贵阳 550025; 2 贵州大学 半导体功率器件可靠性教育部工程研究中心, 贵阳 550025;

3 贵州大学 贵州省微纳电子与软件技术重点实验室, 贵阳 550025)

摘要: 设计了一种双通道、零漂移、高精密的轨对轨运算放大器, 该运算放大器结合了自动调零技术与乒乓架构, 对信号进行连续处理的同时也避免了互调失真的产生。整体电路结构主要包括: 主运算放大器、调零运算放大器、频率补偿电路、开关电路、振荡器、非交叠时钟电路以及基准电路。其中, 基准电路、振荡器、非交叠时钟电路为共用模块, 其余部分在双通道中独立工作。基于 Cadence 软件, 采用国内 0.6 μm BCD 工艺进行仿真设计, 结果表明, 在 5 V 的电源电压条件下, 实现的性能指标为: 输入失调电压 $< 3.6 \mu\text{V}$, 失调电压漂移 $< 0.007 \mu\text{V}/^\circ\text{C}$, 开环增益 $> 125 \text{ dB}$, 共模抑制比 $> 135 \text{ dB}$, 电源抑制比 $> 117 \text{ dB}$, 增益带宽积 $> 1.46 \text{ MHz}$, 同时能够实现轨对轨输入输出。

关键词: 零漂移; 高精度; 自动调零; 乒乓架构

Design of dual-channel zero-drift precision integrated operational amplifier

YANG Chaohui¹, LI Wen¹, MA Kui^{1,2,3}, YANG Fashun^{1,2,3}

(1 College of Big Data and Information Engineering, Guizhou University, Guiyang 550025, China; 2 Engineering Research Center of Semiconductor Power Device Reliability, the Ministry of Education, Guizhou University, Guiyang 550025, China; 3 Key Laboratory of Micro-Nano-Electronics and Software Technology of Guizhou Province, Guizhou University, Guiyang 550025, China)

Abstract A dual-channel, zero-drift, high-precision rail-to-rail operational amplifier is designed, which combines auto-zero technology with ping-pong architecture to continuously process signals while avoiding intermodulation distortion. The overall circuit structure mainly includes: main operational amplifier, zero-switching operational amplifier, frequency compensation circuit, switching circuit, oscillator, non-overlapping clock circuit and reference circuit. In the structure research, the reference circuit, oscillator, and non-overlapping clock circuit are common modules, and the rest work independently in dual channels. Based on Cadence software, the domestic 0.6 μm BCD process is used for simulation design, and the results show that under the condition of 5 V supply voltage, the achieved performance indicators are: input offset voltage $< 3.6 \mu\text{V}$, offset voltage drift $< 0.007 \mu\text{V}/^\circ\text{C}$, open-loop gain $> 125 \text{ dB}$, common-mode rejection ratio $> 135 \text{ dB}$, power supply rejection ratio $> 117 \text{ dB}$, gain bandwidth product $> 1.46 \text{ MHz}$, and rail-to-rail input and output can be realized.

Key words zero-drift; high precision; auto zero; pingpong architecture

0 引言

零漂移运放是精密运算放大器的一种, 通过加入自稳零/斩波结构大幅度降低电路的输入失调电压及对应温漂, 其最大特点是输入失调电压随温度漂移较小^[1]。零漂移精密运算放大器由于在失调、温漂等方面的优异表现, 广泛应用于高性能、高精度领域。可以应用于医疗电子、测量仪表、汽车电子、

工业自动化设备等领域^[2]。

目前, 零漂移精密运放正朝着低功耗、轨到轨、低失调、高电压和低输入偏置电流的方向发展^[3]。本文设计了一款双通道、低失调、轨到轨的零温漂运算放大器。采用自调零结构, 实现了极低的输入失调电压及失调电压温度漂移; 采用 NMOS 差分对和 PMOS 差分对并联作为输入级, 浮动 classAB 作为输出级, 实现了轨对轨输入输出^[4-6]。

基金项目: 贵州大学引进人才项目(贵大人基合字(2019)63号); 黔科合支撑[2023]一般 283。

作者简介: 杨朝辉(1997-), 男, 硕士研究生, 主要研究方向: 模拟集成电路设计; 马奎(1985-), 男, 博士, 教授, 主要研究方向: 半导体集成电路设计、模拟集成电路设计及应用、半导体芯片的可靠性; 杨发顺(1976-), 男, 博士, 副教授, 主要研究方向: 半导体功率器件与功率集成电路设计、半导体集成电路设计。

通讯作者: 杨发顺 Email: fashun@126.com

收稿日期: 2022-12-09

1 电路结构分析

1.1 整体电路结构

本设计为一款数模混合电路,模拟模块包含振荡器、基准偏置电路、放大器电路,数字模块包括非交叠时钟电路及开关电路,整体以模拟电路为主。电路为双通道运算放大器,通道之间实现的功能和性能一致。整体功能结构如图1所示。

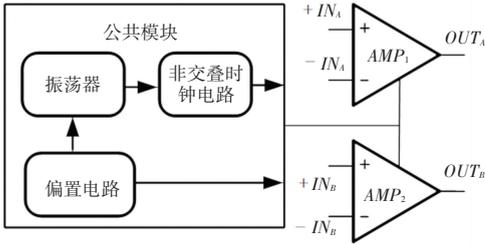


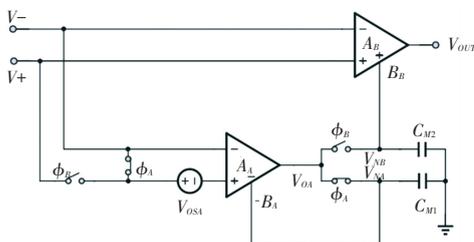
图1 整体结构框图

Fig. 1 Overall structure diagram

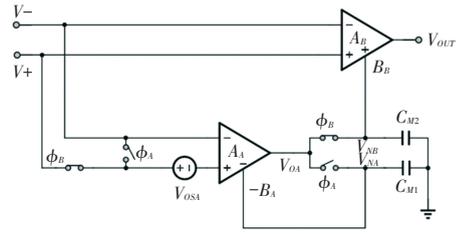
电路包含一个共用的公共模块,由基准偏置电路、环形振荡器电路、非交叠时钟电路构成。其中,基准偏置电路提供基准电压 V_{REF} 和基准电流 I_{REF} ,基准电流决定整体电路的工作电流及功耗,环形振荡器产生1路稳定的方波信号,经过时钟电路及开关电路产生2组开关信号,分别用于控制双通道辅助运放。

1.2 自调零技术分析

自动调零是一种自动降低放大器失调电压的技术^[7]。由1个主放大器和1个调零放大器组成,由于每个放大器都会产生1个输入失调电压,因此在分析时将其失调电压等效为与同相输入端串联的直流电压源。自调零功能框图如图2所示。图2中,A和B分别表示调零运算放大器和主运算放大器,因此与其对应的输入失调电压为 V_{OSA} 和 V_{OSB} ,开环增益为 A_A 和 A_B ;调零运算放大器与主运算放大器均为三端输入,多出来的输入端属于辅助输入端,用开环增益 $-B_A$ 、 B_B 来表示。



(a) 调零阶段



(b) 放大阶段

图2 自调零功能框图

Fig. 2 Self-zeroing functional block diagram

放大器中有2种工作阶段:自调零阶段和放大阶段,工作阶段的选择由开关来决定。

在图2(a)的调零阶段,开关 ϕ_A 闭合,开关 ϕ_B 断开,调零放大器的反相输入端与正相输入端短接,此时调零放大器独立出信号路径,正相输入端的输入失调电压 V_{OSA} 通过运算放大器闭环反馈网络放大,在调零运算放大器输出端和电容 C_{M1} 上产生的电压为:

$$V_{OA}(t) = \frac{A_A V_{OSA}(t_1)}{1 + B_A} \quad (1)$$

即调零放大器的失调电压与一个增益因数的乘积出现于调零放大器的输出端电容 C_{M1} 上。

在图2(b)的放大阶段中,开关 ϕ_A 断开,开关 ϕ_B 闭合,调零放大器正常接入信号路径,此时调零阶段已经把调零运算放大器的失调电压存储在电容 C_{M1} 上,表示为 V_{NA} ,此时调零运算放大器的辅助输入端的电压也为 V_{NA} ,基本上能抵消任何来自自调零放大器的误差,输入电压 V_{IN} 与输入失调电压 V_{OSA} 在输出端产生的电压为:

$$V_{OA}(t) = A_A V_{IN}(t) + \frac{A_A(1 + B_A) V_{OSA} - A_A B_A V_{OSA}}{1 + B_A} \quad (2)$$

化简式(2),可得:

$$V_{OA}(t) = A_A \left[V_{IN}(t) + \frac{V_{OSA}}{1 + B_A} \right] \quad (3)$$

由式(3)可以看出,调零运算放大器的失调电压被修正,减小了 $(1 + B_A)$ 倍。电容 C_{M2} 上的电压 $V_{NB} = V_{OA}$,使得主放大器的输出电压成了整体放大器的输出电压。输出电压 V_{OUT} 可以表示为:

$$V_{OUT}(t) = A_B [V_{IN}(t) + V_{OSB}] + B_B V_{NB} \quad (4)$$

由于 $B_A \gg 1, A_A B_B \gg A_B$,所以取 $1 + B_A$ 近似为 B_A ,令 $A_A = A_B, B_A = B_B$,合并同类项后可得:

$$V_{OUT}(t) \approx V_{IN}(t) A_A B_A + A_A (V_{OSA} + V_{OSB}) \quad (5)$$

$A_A B_A$ 为整体放大器的开环增益。为理解 V_{OSA} 和 V_{OSB} 与整个放大器的整体有效输入失调电压的关联关系,建立通用放大等式:

$$V_{OUT}(t) \approx A_A B_A [V_{IN}(t) + V_{OS,EFF}] \quad (6)$$

其中, $V_{OS,EFF}$ 为有效输入失调电压, 结合式(5)、式(6)有:

$$V_{OS,EFF} \approx \frac{V_{OSA} + V_{OSB}}{B_A} \quad (7)$$

结果表明, 主放大器和调零放大器的失调电压将会降低 B_A 倍, 使得整体电路的输入失调电压降低至亚微伏级别。实现了极低的输入失调电压。

1.3 自调零电路实现

乒乓架构^[8-10]自动调零运算放大器, 由2个完全一样的调零运算放大器及相应的开关网络, 与1个主运算放大器组成, 开关网络控制信号路径在2个调零运算放大器之间来回切换。乒乓定义的由来也正是因为2条通路不断交替地切换工作状态。

乒乓架构自动调零运算放大器的结构如图3所示。图3中, A_B 为主放大器, A_1 、 A_3 、 A_6 为辅助放大器, A_2 、 A_4 、 A_5 为一级全差分放大电路。 ϕ_1 和 ϕ_2 为开关电路, 整体运放的性能指标由主放大器 A_B 保证, 辅助放大器、开关电路及全差分放大电路负责整体运放失调电压的实时修正。时钟电路产生四路时钟信号, 来控制不同时序下的开关, 实现对辅助放大器的时序控制, 从而确保自调零功能的实现。

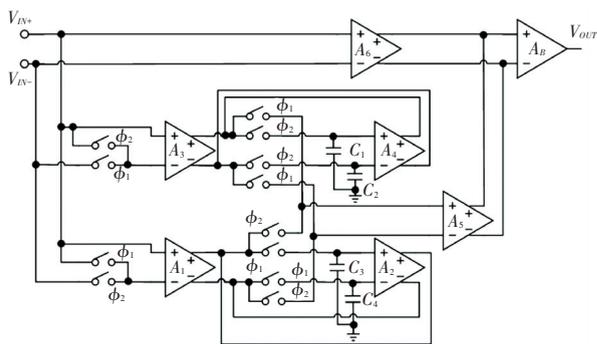


图3 自调零运算放大器示意图

Fig. 3 Schematic diagram of self-zeroing operational amplifier

相较于传统的自动调零运算放大器, 乒乓架构能保证信号处理的连续性, 同时有效地避免互调失真, 而且能够实现非常低的输入失调电压漂移, 进而能够应用在对精度要求很高的系统中。

2 模块电路设计

2.1 启动电路与基准电路设计

启动与基准电路如图4所示。图4中, 在上电的瞬间, M_1 的栅极为低电平, 因此 M_1 导通并将 M_2 栅极上拉至高电平, 形成一条自 V_{DD} 到地的电流通路, 进而使得整个带隙基准电路摆脱简并并偏置零点。

基准电路采用标准带隙结构, $M_1 \sim M_4$ 组成简单放大器电路, 该电路结构使得 I_{C1} 与 I_{C2} 能够不断地“自举”, 最终保持 $I_{C1} = I_{C2}$, I_{C1} 与 I_{C2} 的大小与电源电压无关, 而是由双极型晶体管与电阻 R_2 决定, 其值为:

$$I_{C1} = I_{REF} = \frac{V_T \ln N}{R_2} \quad (8)$$

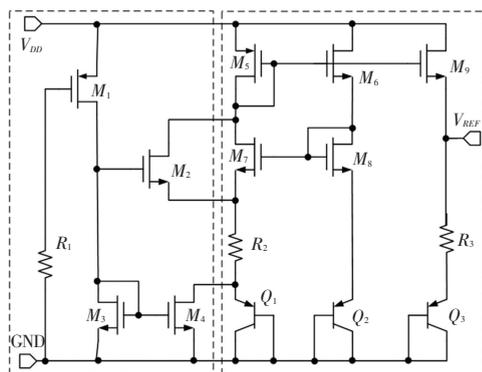


图4 启动与基准电路图

Fig. 4 Start and reference circuit diagram

M_5 、 M_6 和 M_9 组成的 PMOS 电流镜, 可以保证 $Q_1 \sim Q_3$ 的集电极电流相等, 因此带隙基准电压的大小为:

$$V_{REF} = V_{BE3} + \frac{R_3}{R_2} V_T \ln N \quad (9)$$

其中, V_T 为热电压, 一般取 26 mV; N 为发射极面积之比。

2.2 振荡器电路设计

本文所设计的振荡器为环形振荡器, 输出一路稳定的方波信号, 为后续开关控制信号提供参考时钟, 振荡器频率由各级电路中的充放电电流和各级电容共同决定, 其电路结构如图5所示。

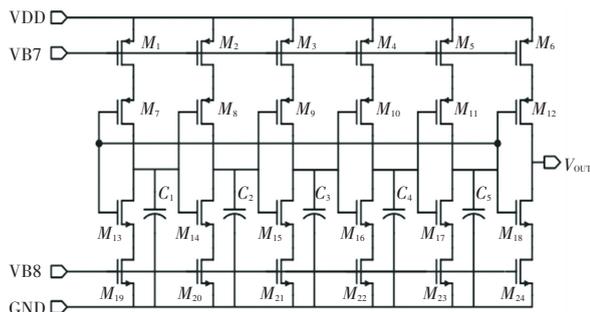


图5 振荡器电路图

Fig. 5 Oscillator circuit diagram

其工作原理如下。在上电启动的瞬间, 第1级的输入为低电平 0 V, 输出为高电平 V_{DD} , 第2级的输出为低电平, 第3级的输出为高电平, 第4级的输出为低电平, 第5级的输出为高电平。当上电稳定

后, 振荡器的第一级输出对第 1 级电容 C_1 充电, 这导致第 1 级的输出电压下降, 当第 1 级的输出电压下降到第 2 级的翻转电压时, 第 2 级输出电压发生反转, 变为高电平, 此后第 2 级输出对第 2 级电容 C_2 充电。此后的过程与前 2 级的工作过程类似。

对于本文中设计的 5 级振荡器, 产生的振荡周期可以表示为:

$$T = 2 \sum_{N=1}^5 T_{DN} \quad (10)$$

其中, T_{DN} 为振荡器中每一级对电容开始充电与达到下一级的翻转电压之间的时间间隔, N 表示环形振荡器的级数, T_D 可以按照式(11)计算:

$$T_D = \frac{U_{inv} C}{I_{ave}} \quad (11)$$

其中, U_{inv} 是每一级的翻转电压; C 为每一级的电容值; I_{ave} 为对电容充电时的电流大小。

2.3 非交叠时钟产生电路设计

乒乓架构自动调零运算放大器需要工作在两相非交叠时钟上, 用于自动调零技术中控制开关的非交叠时钟发生器如图 6 所示。该非交叠时钟发生器由 2 个或非门、11 个非门、2 个传输门组成, 可以将振荡器输出的 1 路方波信号, 转换成 2 组 4 路同频不同相位的方波信号; 其中, OUT_1 与 OUT_2 为一组反相信号, OUT_3 与 OUT_4 为一组反相信号, 这 2 组开关信号对应控制 2 个工作阶段的切换, 由于开关之间同时闭合时会产生一个很大的漏电流, 因此这 2 组反相信号必须互不交叠。

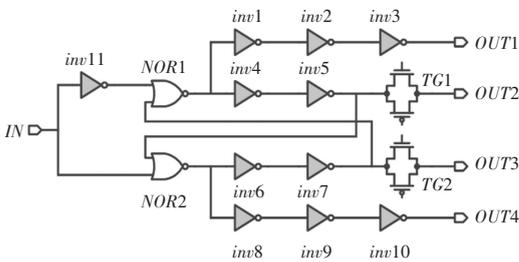


图 6 非交叠时钟发生器

Fig. 6 Non-overlapping clock generator

当或非门的输入为高电平时, 其输出为低电平, 对于 2 个交叉连接的或非门, 无论输入怎样组合, 都不会同时输出相同电平。每个反相器改变状态需要一点时间, 称之为传播延迟时间, 同时 2 个反相器组合后的输出信号与输入信号相同, 因此 $inv5$ 的输出信号与 $NOR1$ 的输出信号相同, 但是在时序上相差 2 个反相器的传播延迟时间, 所以 $NOR1$ 的输出信号的改变与 $NOR2$ 接受信号的改变存在时间延迟。

设置传输门与反相器具有相同的传播延迟时间, 以保证 2 组反相信号能够在时序上一致。

2.4 主运放电路设计

本文所设计的主运算放大器电路结构如图 7 所示。图 7 中, 第 1 级为 NMOS 差分对和 PMOS 差分对结合跨到恒定控制电路组成的轨到轨输入级, 第 2 级为中间求和电路, 第 3 级为 AB 类互补输出级电路。主运放设计能够实现轨对轨共模输入范围, 轨对轨输出摆幅从电源电压到地。产生一个较高的增益, 同时输出级不产生严重的失调与噪声, 而且静态电流对于电源电压不敏感, 在不同电源电压下, 静态电流基本恒定。

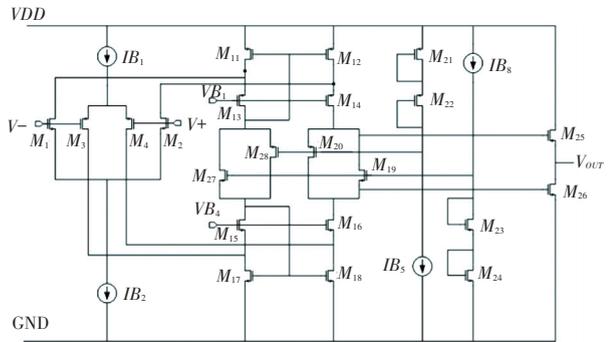


图 7 主运放电路图

Fig. 7 Main operational amplifier circuit diagram

图 7 中, M_1 、 M_2 组成 NMOS 差分对, 确保电路共模输入电压可以低至电源地; M_3 、 M_4 组成 PMOS 差分对, 确保电路共模输入电压可以达到电源轨; $M_{11} \sim M_{14}$ 和 $M_{15} \sim M_{18}$ 分别作为输入差分对 M_1 、 M_2 和 M_3 、 M_4 的负载; M_{11} 、 M_{21} 、 M_{22} 、 M_{28} 和 M_{17} 、 M_{23} 、 M_{24} 、 M_{27} 组成 2 组跨导线形环; M_{13} 、 M_{14} 、 M_{15} 、 M_{16} 组成电流求和电路; M_{25} 、 M_{26} 组成 AB 类输出结构。

当共模输入电压变化时, 输入对管的漏极电流改变, 从而改变 M_{11} 和 M_{17} 的栅源电压。当共模输入电压向负轨移动时, 跨导控制电路会增加 IB_1 的电流, 减小 IB_2 的电流。最终, M_{11} 的栅源电压减小, M_{17} 的栅源电压增大, 但是, 共模电压的改变不会影响浮动电流源 M_{27} 和 M_{28} , 因为 M_{27} 与 M_{28} 总是一个栅源电压增大, 另一个栅源电压减小。因此, 其静态电流基本恒定。

2.5 调零运放设计

调零运算放大器电路如图 8 所示。图 8 中, 输入级与主运算放大器一样, 通过采用互补差分结构实现轨对轨输入, 同时采用折叠 cascode 结构, 该结构可以提供足够大的增益, 极大地降低整个运算放大器的失调电压、 $1/f$ 噪声以及漂移; 输出级为

带有共模反馈的差分输出结构。其中的晶体管 M_{23} 、 M_{24} 、 M_{25} 、 M_{26} 与电流源 ISS_2 组成共模反馈电路,一起检测共模输出电压并产生一个与 V_{oc} 和 V_{CM} 的差成比例的输出,这里的 $V_{oc} = \frac{V_{out1} + V_{out2}}{2}$, M_{25} 由带

隙基准电路产生的基准电压偏置。假设共模反馈电路的共模增益为 0,可以得出 M_{25} 的漏极电流为:

$$I_{d25} = -\frac{ISS_2}{2} - g_{m25} \left(\frac{V_{out1} - V_{out2}}{2} - V_{CM} \right) \quad (12)$$

该电流经 M_{26} 产生共模传感器输出电流:

$$I_{cms} = -I_{d25} = \frac{ISS_2}{2} + g_{m25} (V_{oc} - V_{CM}) \quad (13)$$

根据式(13)可以看出,通过 M_{26} 的电流包括直流项 $\frac{ISS_2}{2}$ 与一个同 $V_{oc} - V_{CM}$ 成比例的项,电流 I_{cms} 被镜像来为运算放大器的差分对产生偏置电流,这个电流控制了共模输出电压。

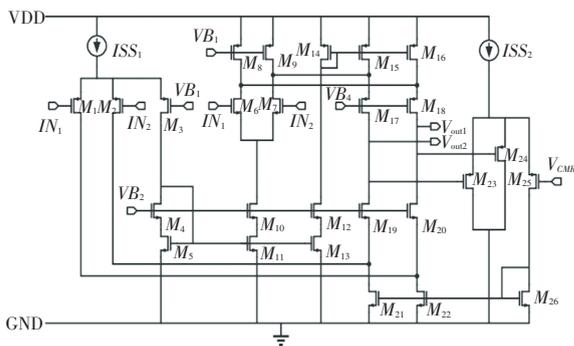


图8 调零运放电路图

Fig. 8 Zeroing operational amplifier circuit diagram

3 参数仿真及版图实现

3.1 基准电路仿真

基准电路的作用是为运算放大器提供稳定的偏置电压与偏置电流,本文中基准电路产生的偏置电压为带隙基准电压,仿真结果如图9所示。

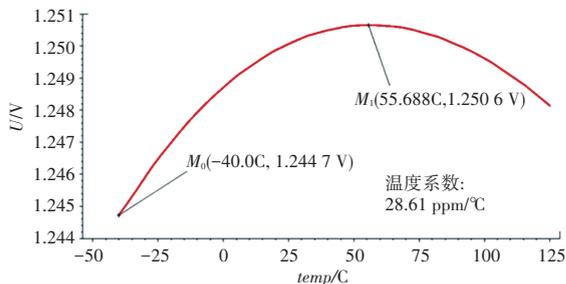


图9 基准电压仿真

Fig. 9 Reference voltage simulation

理想的带隙基准电压呈现零温度系数特性,现

实情况下的带隙基准电压以温度系数来衡量带隙基准电压的好坏,一般依据温度系数公式:

$$T_C = \frac{(I_{MAX} - I_{MIN})}{I_{average} (T_{MAX} - T_{MIN})} * 10^6 \left(\frac{\text{ppm}}{\text{C}} \right) \quad (14)$$

经过计算可以得到本文所设计的带隙基准电路的温度系数为 28.61 ppm/°C,满足精度要求。

3.2 振荡器与非交叠时钟仿真

运算放大器电路内部的基准电路与时钟振荡器都需要在电源上电后才能正常工作,因此在仿真振荡器时需要模拟上电瞬间,将电源设置为阶跃信号,对振荡器与非交叠时钟信号的 Tran 仿真结果如图10所示,第1条为上电波形,第2条为振荡器起振并产生方波信号的波形,剩下4条为非交叠时钟信号的波形。

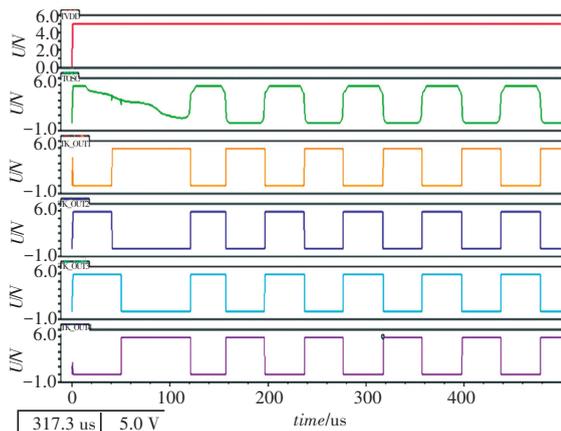


图10 振荡器与时钟信号波形

Fig. 10 Oscillator and clock signal waveform

分析仿真结果可知,随着上电过程的进行,振荡器内部的电流趋于稳定,输出时钟信号也逐步稳定,产生的时钟信号的周期为 80 μs ,可以看出时钟电路具有较好的工作性能。

3.3 输入失调电压与漂移仿真

在对电路的输入失调电压与漂移进行验证前,为了验证自动调零系统是否起到降低失调电压的作用,需要先仿真整个系统本身产生的失调值,电源电压 V_{DD} 固定为 5 V,输入电压 V_{IN} 在 0~5 V 的范围内进行扫描,其结果如图11所示,其大小 8.7 μV ,该失调电压大小仅仅代表系统固有的失调电压,此时自动调零系统还未工作。

电源电压设置为由 0 V 上电至 5 V 的阶跃信号,得到的结果如图12所示。通过结果可以明显地看出,失调电压已经由原来的值降低了好几个数量级,自动调零系统能够有效地工作。

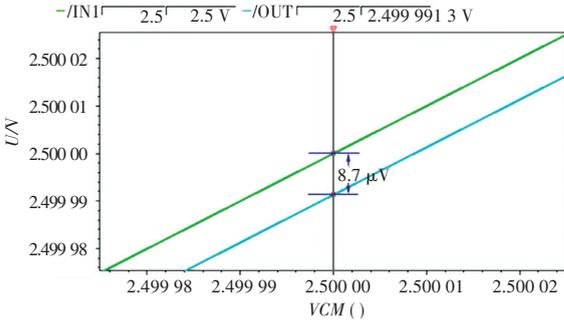


图 11 系统失调电压仿真结果

Fig. 11 Simulation results of the system's offset voltage

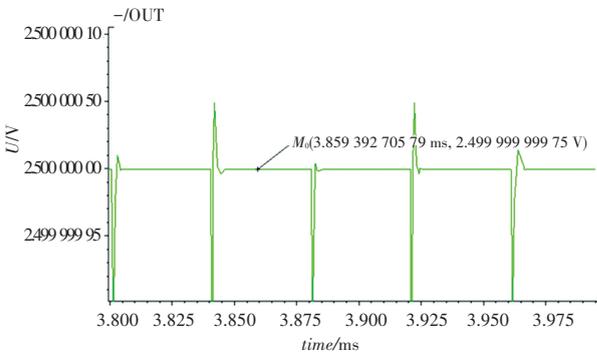


图 12 系统失调电压仿真结果

Fig. 12 Simulation results of system offset voltage

当然,失调不仅仅包含系统失调。还包含了随机失调,随机失调采用改变运算放大器的输入管的宽长比,使得运算放大器被人工添加约 10 mV 的失调电压,选取-40、25、90、125 °C 四个不同分布的温度,分别进行瞬态仿真,结果如图 13 所示。选取时序中稳定的点,按照失调电压温度漂移的公式计算,可以得到失调电压温度漂移值约为 0.007 $\mu\text{V}/^\circ\text{C}$,平均失调电压为 2.2 μV 。通过对不同工艺角与温度条件下对失调电压的仿真,得到的结果见表 1。

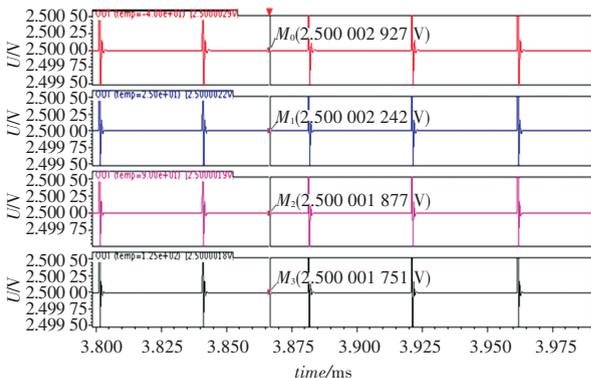


图 13 失调电压仿真结果

Fig. 13 Simulation results of offset voltage

表 1 不同条件下失调电压仿真结果

Tab. 1 Simulation results of offset voltage under different conditions

工艺角	温度/ $^\circ\text{C}$	失调电压/ μV
Typical	-40	2.9
	25	2.2
	125	1.8
Fast	-40	2.4
	25	1.9
	125	1.3
Slow	-40	3.6
	25	2.5
	125	1.9

3.4 输出摆幅仿真

输出摆幅定义为静态直流输出电压为零时,在不产生波形削顶情况下能够获得的最大输出电压的上下峰值电压,其仿真结果如图 14 所示。通过仿真结果可得,输出电压摆幅 15.54 mV~4.981 V,这离 2 个电源轨都非常接近,实现轨对轨输出。

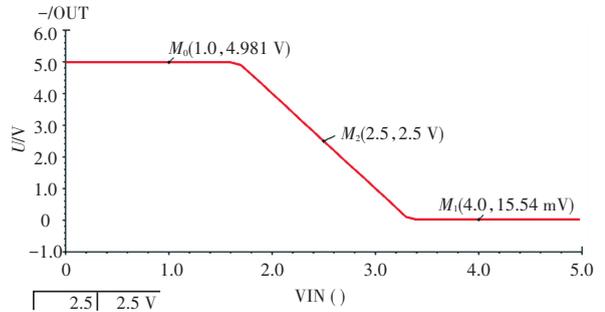


图 14 输出摆幅仿真

Fig. 14 Output swing simulation

3.5 其他参数仿真

整体电路已经完成设计,电路的其他关键参数仿真数据见表 2。通过结果可以看出,电路各项指标均达到预期目标。

表 2 关键参数仿真结果

Tab. 2 Key parameters simulation results

参数/单位	仿真数据
单位增益带宽/MHz	1.464
转换速率/ $(\text{V} \cdot \text{us}^{-1})$	0.533
开环增益/dB	125
电源抑制比/dB	117.5
共模抑制比/dB	135.6
噪声 ($f = 1 \text{ kHz}$)/ $\sqrt{(\text{Hz})}$	253.8 nV

3.6 版图实现

此次设计采用国内 0.6 μm BCD 工艺进行版图

绘制,如图15所示,芯片版图总面积为 $1\,442 \times 1\,385\ \mu\text{m}$,通过DRC检查及LVS验证;图15中,标注A部分为零运算放大器,B、D部分为辅助运算放大器,C部分为时钟电路,E部分为主运算放大器,F部分为基准与振荡器电路,剩下的则为芯片的其他辅助模块。

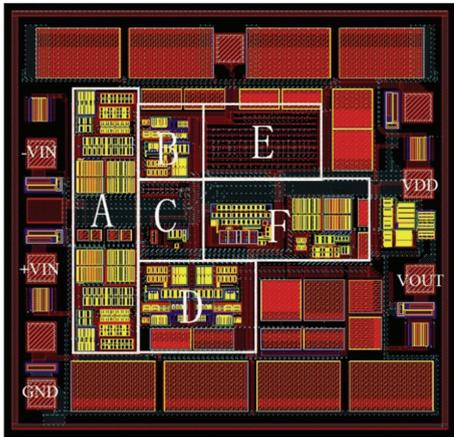


图15 芯片版图

Fig. 15 Chip layout

4 结束语

设计了一种低失调、零漂移、轨到轨运算放大器芯片,工作电压 $5\ \text{V}$,采用数模混合电路实现自动调零功能,输入失调电压 $<3.6\ \mu\text{V}$,失调电压漂移 $\leq 0.007\ \mu\text{V}/\text{C}$,同时具有极佳的电源抑制比、共模抑制比和开环电压增益。已成功完成电路设计与版图

设计,通过DRC检查及LVS验证;整体系统达到预期目标,性能优异。该芯片可在温度传感器、压力传感器、热电偶放大器等精密信号采集领域有着广泛的应用。

参考文献

- [1] 韩前磊,黄立朝,孔祥艺,等.一种双通道零漂移运算放大器的设计[J].固体电子学研究与发展,2021,41(02):143-148.
- [2] 张佳星.基于自调零技术的轨到轨输出运算放大器研究与设计[D].成都:电子科技大学,2021.
- [3] 肖宇.一种高带宽Ping-pong自调零运算放大器[J].集成电路应用,2019,36(04):41-42.
- [4] 魏廷存.模拟CMOS集成电路设计[M].北京:清华大学出版社,2010.
- [5] GRAY P, HURST P, LEWIS S, et al. Analysis and design of analog integrated circuits[M]. New York: Wiley, 2001.
- [6] 李有慧.一种输入输出轨到轨CMOS运算放大器的设计[J].电子科技,2015,28(06):165-169.
- [7] 王松林,张树春,叶强,等.一种采用改进自调零技术的误差放大器设计[J].复旦学报(自然科学版),2010,49(06):667-673.
- [8] YU Chonggun, GEIGER R L. An automatic offset compensation scheme with ping-pong control for CMOS operational amplifiers[J]. IEEE Journal of Solid-state Circuits, 1994, 29(5): 601-610.
- [9] OPRIS I E, KOVACS G T A. A rail-to-rail ping-pong op-amp[J]. IEEE Journal of Solid-State Circuits, 1996, 31(9): 1320-1324.
- [10] TAGHIZADEH A, KOOZEHKANANI Z D, SOBHI J. A Modified Approach for CMOS Auto-Zeroed Offset-Stabilized Opamp[J]. Circuits and Systems, 2013, 4(2): 193-201.

(上接第97页)

5 结束语

高效、低廉、具有普适性作为外墙喷洗机的特点,充分说明外墙喷洗机针对墙面清洁的重要意义。本文基于传统人工清洁方式效果不佳、局限性大的难点,研制出一款新型外墙喷洗清洁机,提出了喷洗机整体系统方案,主要对空中喷洗平台、楼顶供给系统以及升降越障装置进行了详细介绍,为喷洗机在复杂环境条件下进行外墙清洁奠定了基础。通过样机加工与外场实验测试,验证了喷洗机在高楼外墙下的适应能力,进一步间接证明了喷洗机远距离控制的可行性,对高楼外墙清洁机具有借鉴与指导意义。

参考文献

- [1] 刘晗,刘元昊,陈育羽,等.玻璃幕墙清洁机器人的结构设计[J].机械工程与自动化,2021(01):119-120,123.

- [2] 张大申.玻璃幕墙的清洁与保养[J].清洗世界,2004(04):40-41.
- [3] 张倩,郭学华.玻璃清洗液配方及指标控制研究[J].煤炭与化工,2020,43(02):129-135.
- [4] 周倪敏,刘超峰,刘杰,等.我国智能外墙清洁机器人发展及应用[J].软件导刊,2020,19(06):53-56.
- [5] 贾强.玻璃幕墙清洁机器人的模态分析及优化设计[D].北京:北京理工大学,2016.
- [6] 刘庭成,范晓红,刘焱.高压水射流清洗机喷嘴的结构与参数[J].清洗世界,2010,26(09):32-37,41.
- [7] 陈亮.高压水射流扇形喷嘴内外流场仿真分析[D].兰州:兰州理工大学,2010.
- [8] 周倪敏,刘超峰,张航,等.立面三维可越障清洁机器人系统[J].轻工机械,2021,39(02):12-16,22.
- [9] KIM T, JEON Y, YOO S, et al. Development of a wall-climbing platform with modularized wall-cleaning units[J]. Automation in Construction, 2017, 83: 1-18.
- [10] 曲曰阳,邹臣锋,范美琪,等.一种玻璃幕墙清洗机的设计[J].集成电路应用,2020,37(12):22-24.